

Microelectrònica

Examen Final. 26 de gener de 2022

EPSEM. Enginyeria de Sistemes TIC
Temps: 2 hores.

- (2 punts) Indiqueu si les següents afirmacions són CERTES o FALSES. Justifiqueu la resposta en cada cas.
 - Un material semiconductor de tipus P es pot aconseguir dopant silici amb impureses trivalents com el bor.
 - El fenomen físic que impedeix en una junció PN sense polaritzar que tots els electrons lliures del material N s'acabin recombinant amb forats de la zona P és la força de difusió dels propis portadors.
 - La reducció en l'escala d'integració de la tecnologia CMOS permet reduir les capacitats paràsites dels dispositius i alhora mantenir-ne la conductivitat.
 - En les connexions des de la capa de metall al substrat de tipus P dels transistors NMOS és necessari incorporar entre el contacte metàl·lic i el substrat P una zona de transició P+.
 - Una memòria flash de tipus MLC es caracteritza per emmagatzemar únicament dos nivells de càrrega a la porta flotant dels transistors.
- (2 punts) Descriu de forma resumida en què consisteixen i amb quina finalitat s'apliquen els següents processos en la fabricació de circuits integrats:
 - Oxidació;
 - Gravat;
 - Implantació iònica;
 - Metal·lització.
- (2 punts) La Figura 1 mostra l'esquema d'un mirall de corrent, un circuit sovint utilitzat en dissenys microelectrònics per fixar el corrent i_2 que circula per un subcircuit a partir del corrent i_1 absorbit pel transistor M_1 .

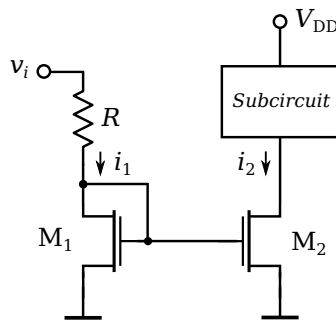


Figura 1

- Demostreu que, si els dos transistors són idèntics i operen en saturació, els corrents i_1 i i_2 han de ser necessàriament iguals (d'aquí el nom de mirall de corrent).

- b) Determineu la relació que existeix entre els corrents i_1 i i_2 quan els dos transistors tenen dimensions diferents.
- c) Sabent que $R = 10 \text{ k}\Omega$, $K' = 20 \text{ }\mu\text{A}/\text{V}^2$, $V_T = 0,5 \text{ V}$, que la tecnologia permet $L_{min} = 1,8 \text{ }\mu\text{m}$, $W_{min} = 2,4 \text{ }\mu\text{m}$ i que s'aplica una tensió $v_i = V_{DD} = 5 \text{ V}$, determineu les dimensions mínimes dels transistors necessàries per aconseguir $i_2 = 10 \text{ mA}$.
4. (2 punts) Un dels problemes que presenten alguns circuits electrònics alimentats amb bateries és que l'usuari pot invertir per error la polaritat d'aquestes, sotmetent el circuit a una tensió inversa que pot malmetre alguns dels seus components. Una solució a aquest problema és incorporar un transistor de pas, connectat tal com es mostra a la Figura 2. Supposeu que les dimensions mínimes suportades per la tecnologia són $L_{min} = 2 \text{ }\mu\text{m}$, $W_{min} = 3 \text{ }\mu\text{m}$.

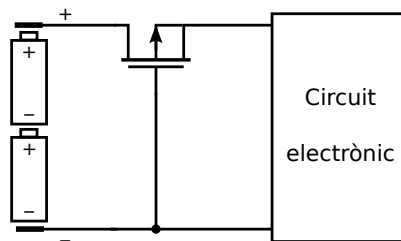


Figura 2

- a) Demostreu que, amb un dimensionat adequat, aquest transistor permet el correcte funcionament del circuit quan la polaritat de les bateries és correcta i, en canvi, el protegeix quan la polaritat de les bateries està invertida. Per fer-ho, podeu suposar que el circuit electrònic es comporta a tots els efectes com a una resistència de càrrega.
- b) Sabent que les bateries proporcionen una tensió total de $2,4 \text{ V}$ i que, en funcionament, el circuit absorbeix un corrent de 100 mA , determineu les dimensions que ha de tenir el transistor si es vol que la caiguda de tensió entre drenador i sortidor sigui com a molt de 10 mV ($K' = 15 \text{ }\mu\text{A}/\text{V}^2$, $V_T = -1 \text{ V}$).
5. (2 punts) El diagrama de la Figura 3 correspon al d'una porta lògica CMOS d'una sortida, dissenyada amb Magic VLSI Layout Tool.
- a) A partir del diagrama proporcionat, dibuixeu l'esquema circuital de la porta, identificant clarament les entrades i la sortida.
- b) Determineu la taula de veritat així com l'expressió booleana de la funció lògica realitzada.

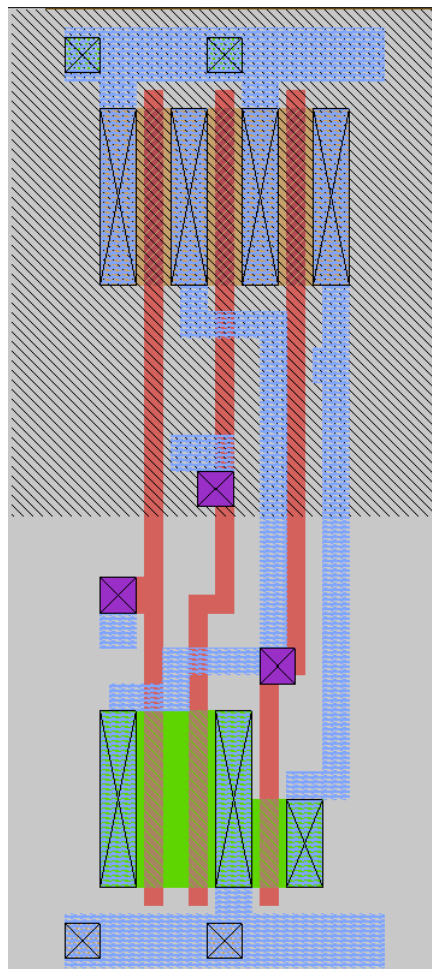


Figura 3